

(19)日本国特許庁 (J P)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開2002-159172

(P 2 0 0 2 - 1 5 9 1 7 2 A)

(43)公開日 平成14年5月31日(2002.5.31)

(51)Int. Cl. 7

識別記号

F I

テマコト* (参考)

H 0 2 M 3/155

H 0 2 M 3/155

R 3K072

C 5H730

H 0 5 B 41/24

H 0 5 B 41/24

J

F

審査請求 未請求 請求項の数13 O L (全 14 頁)

(21)出願番号 特願2000-348758(P2000-348758)

(22)出願日 平成12年11月15日(2000.11.15)

(71)出願人 000005832

松下電工株式会社

大阪府門真市大字門真1048番地

(72)発明者 中村 俊朗

大阪府門真市大字門真1048番地松下電工株式会社社内

(74)代理人 100087767

弁理士 西川 恵清 (外1名)

Fターム(参考) 3K072 AC01 BB01 CA12 GB03

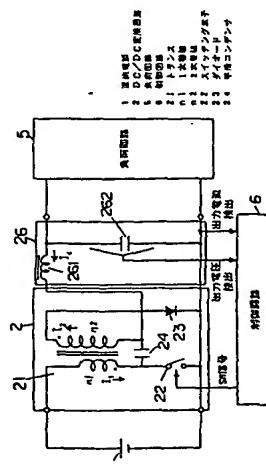
5H730 AA15 AS11 BB11 BS57

(54)【発明の名称】 電源装置及び放電灯点灯装置

(57)【要約】

【課題】 トランスにおけるピーク電流を軽減してトランスの小型化が図れるとともに入力電流の電流リプルを低減可能とする。

【解決手段】 DC/DC変換回路2は、スイッチング素子22、トランス21、ダイオード23、平滑コンデンサ24を具備し、直流電源1、トランス21の1次巻線n1並びにスイッチング素子22からなる閉回路の回路要素(スイッチング素子22)に平滑コンデンサ24を介してトランス21の2次巻線n2及びダイオード23の直列回路の両端が接続されている。而して、スイッチング素子22のオフ時に2次巻線n2から供給される電流に直流電源1から供給される電流が重畳されて平滑コンデンサ24を充電するため、直流電源1からDC/D変換回路2に流れ込む入力電流の電流リプルを低減することができる。また、トランス21のピーク電流を低減してトランス21の小型化(コアの小型化)が図れる。



【特許請求の範囲】

【請求項1】 直流電源の電源電圧を所望の直流電圧に変換するDC/DC変換回路と、DC/DC変換回路の直流出力を調整して負荷に供給する負荷回路とを備え、DC/DC変換回路は、高周波でスイッチングされるスイッチング素子と、スイッチング素子を介して直流電源の電源電圧が1次巻線に印加されるトランスと、トランスの2次巻線から負荷回路への電流経路中に挿入される整流素子とを具備し、直流電源、トランスの1次巻線並びにスイッチング素子からなる閉回路の回路要素にコンデンサを介してトランスの2次巻線及び整流素子の直列回路の両端を接続してなることを特徴とする電源装置。

【請求項2】 前記スイッチング素子をオン・オフ制御してDC/DC変換回路の直流出力を可変する制御回路を備え、前記コンデンサ及び該コンデンサを充放電する閉回路内のインダクタンスによる共振周波数を、制御回路によるスイッチング素子のスイッチング周波数に対して十分に低くしてなることを特徴とする請求項1記載の電源装置。

【請求項3】 前記DC/DC変換回路2の出力端と負荷回路との間に出力電流のリプルを除去するフィルタ回路を設けたことを特徴とする請求項1又は2記載の電源装置。

【請求項4】 前記フィルタ回路は、少なくとも前記閉回路に対して等価的に直列接続されたインダクタを具備することを特徴とする請求項3記載の電源装置。

【請求項5】 前記DC/DC変換回路2は、前記スイッチング素子の両端にコンデンサを介してトランスの2次巻線及び整流素子の直列回路を接続してなることを特徴とする請求項2又は3記載の電源装置。

【請求項6】 前記DC/DC変換回路2は、前記直流電源の両端にコンデンサを介してトランスの2次巻線及び整流素子の直列回路を接続してなることを特徴とする請求項2記載の電源装置。

【請求項7】 前記DC/DC変換回路2は、前記トランスの1次巻線両端にコンデンサを介してトランスの2次巻線及び整流素子の直列回路を接続してなることを特徴とする請求項2又は3記載の電源装置。

【請求項8】 前記DC/DC変換回路2は、スイッチング素子のオフ時に少なくとも前記トランスの1次側電圧及び2次側電圧に直流電源の電源電圧を同位相で重畳した電圧により整流素子を介して前記コンデンサを充電してなることを特徴とする請求項5記載の電源装置。

【請求項9】 前記DC/DC変換回路2は、スイッチング素子のオフ時に少なくとも前記トランスの2次側電圧に直流電源の電源電圧を同位相で重畳した電圧により整流素子を介して前記コンデンサを充電してなることを特徴とする請求項6記載の電源装置。

【請求項10】 前記DC/DC変換回路2は、スイッチング素子のオフ時に少なくとも前記トランスの2次側

電圧に直流電源の電源電圧を逆位相で重畳した電圧により整流素子を介して前記コンデンサを充電してなることを特徴とする請求項6記載の電源装置。

【請求項11】 前記DC/DC変換回路2は、スイッチング素子のオフ時に少なくとも前記トランスの1次側電圧及び2次側電圧を同位相で重畳した電圧により整流素子を介して前記コンデンサを充電してなることを特徴とする請求項7記載の電源装置。

【請求項12】 請求項1～請求項11に記載された負荷を放電灯としたことを特徴とする放電灯点灯装置。

【請求項13】 前記負荷回路は、DC/DC変換回路の直流出力を低周波で交番して放電灯に供給するインバータ回路を具備することを特徴とする請求項12記載の放電灯点灯装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、直流電源を電圧変換して所望の直流出力を得る電源装置、並びにこのような電源装置を用いて放電灯を点灯する放電灯点灯装置に関するものである。

【0002】

【従来の技術】従来の電源装置の一例（以下、「従来例1」と呼ぶ）を図15に示す。この従来例1は、バッテリーのような直流電源1の出力を電圧変換するDC/DC変換回路2と、DC/DC変換回路2の出力を制御する出力制御回路61と、負荷50を含む負荷回路5とを備えている。DC/DC変換回路2は従来周知の昇圧コンバータ（ブーストコンバータ）で構成され、バッテリーのように低電圧の電源（直流電源1）から放電灯のような負荷50が必要とする電圧まで昇圧するものである。

【0003】上記従来例1の出力は主にDC/DC変換回路2で調整され、出力電流及び出力電圧をDC/DC変換回路2の出力端で検出し、電力指令値発生回路601から出力される電力指令値に基づいて、負荷電圧（ランプ電圧）の検出値に応じた負荷電流（ランプ電流）の制御目標値を電流指令値演算部602で演算し、フィードバック制御を行っている。DC/DC変換回路2が具備するスイッチング素子22のオン・オフ制御信号は誤差増幅器603の出力と三角波発振器604の出力をコンパレータ605で比較する三角波比較方式により得ており、スイッチング信号は周波数一定でオンデューティ比を可変することで出力調整を行うPWM信号となる。

【0004】一方、図16に示すように負荷51を放電灯とし、DC/DC変換回路2をフライバックコンバータとして構成した従来例（以下、「従来例2」と呼ぶ）もある。この従来例2は、直流電源1、フライバックコンバータから構成されるDC/DC変換回路2並びに負荷回路5を備え、この負荷回路5はDC/DC変換回路2によって得られた直流電圧より放電灯51に交番電圧を供給するためのインバータ回路3、及び消灯状態の放

電灯51を始動させるために高電圧を印可する始動回路4を具備する。ここで、放電灯51はランプ電圧が直流電源1の電源電圧に比べて低い条件から高い条件まで変化するものであるから、このような負荷に対応するにはDC/DC変換回路2をフライバックコンバータで構成することが望ましい。すなわち、このフライバックコンバータからなるDC/DC変換回路2では、スイッチング素子22がオンすると直流電源1からトランス21の1次巻線に電流I1が流れて、トランス21にエネルギーが蓄積される。スイッチング素子22がオフするとトランス21の蓄積エネルギーによる逆起電力によりダイオード23がオンとなり、2次巻線からコンデンサ24に電流I2が流れて、出力コンデンサ24が充電される。スイッチング素子22のオン期間とオフ期間を制御することにより、出力コンデンサ24の電圧は直流電源1の電源電圧に比べて低い条件から高い条件まで変化させることができる。なお、同様の機能を実現する昇降圧コンバータとして、バックブーストコンバータ（極性反転型チョッパ回路）がある。

【0005】ところで、従来例2の出力制御回路62は従来例1と同様に一定周波数のPWM制御でもよいが、電圧変動の大きいバッテリーなどを直流電源1に使用して放電灯51のように出力電圧変動の大きい負荷を駆動するために、出力制御回路6が以下のような制御を行っている。

【0006】まず、電力指令値発生回路601は、DC/DC変換回路2の出力電力を決定するための電力指令値を発生し、電流指令値演算部602が電力指令値発生回路601から与えられた電力指令値とコンデンサ24の両端電圧とからDC/DC変換回路2の出力電流の制御目標となる電流指令値を演算する。そのために、DC/DC変換回路2のコンデンサ24の両端電圧は出力電圧検出手段により検出されて、アンプ607を介して電流指令値演算部602に入力される。電流指令値演算部602で演算された電流指令値は、誤差増幅器603の一方の入力となる。誤差増幅器603の他方の入力には、DC/DC変換回路2の出力とインバータ回路3の入力の間に設けられた出力電流検出手段により検出された出力電流がアンプ606を介して入力されている。誤差増幅器603では、電流指令値演算部602から与えられた電流指令値とアンプ606を介して入力された出力電流の検出値とから1次側ピーク電流指令を作成し、コンパレータ610の反転入力端子に入力する。

【0007】DC/DC変換回路2のトランス21の1次側電流I1の検出値と2次側電流I2の検出値は、出力制御回路6に入力されている。1次側電流I1の検出値は、コンパレータ610の非反転入力端子に入力されており、その検出値が1次側ピーク電流指令よりも大きくなると、発振回路608のリセット端子にリセット信号を送る。また、2次側電流I2の検出値は、コンパレ

ータ609の反転入力端子に入力されている。コンパレータ609の非反転入力端子は回路のグラウンドに接続されている。したがって、2次側電流I2の検出値が略ゼロになると、コンパレータ609から発振回路608のセット端子にセット信号が送られる。発振回路608はセット・リセットフリップフロップを含んで構成されており、そのQ出力によりDC/DC変換回路2のスイッチング素子22をオン・オフ制御する。

【0008】すなわち、従来例2の出力制御回路6では、出力調整値として働く誤差増幅器603の出力をトランス21の1次側に流れる電流I1のピーク指令値とし、この指令値と1次側電流I1の検出値をコンパレータ610で比較し、検出値が指令値を越えると、発振回路608のQ出力はLレベルになり、スイッチング素子22をオフさせる。スイッチング素子22がオフした後、トランス21のエネルギーが全て2次側に吐き出され、2次側電流I2が略ゼロになったことをコンパレータ609で検出し、発振回路608の出力をHレベルにしてスイッチング素子22をオンさせる。つまり、図17に示すようにトランス21の2次側電流I2が略ゼロとなったときにトランス21の1次側電流I1を制御するスイッチング素子22をオンさせる動作モードを電流境界モードと呼び、この電流境界モードで動作させることによってトランス21の利用率を上げることができる。また、発振回路608においては、図18に示すようにスイッチング素子22の最大オフ期間に制限値を設けて2次側電流I2がゼロになる前にスイッチング素子22をオフさせる場合があり、例えば放電灯51が冷えている状態のようにランプ電圧が低く、2次側電流I2の波形の傾きが小さい場合にスイッチング素子22のスイッチング周波数低下に伴うピーク電流の上昇を防止するため、最大オフ期間の上記制限値を状態に応じて調整しする機能を有している。なお、出力制御回路6では、スイッチング素子22をオフする1次側ピーク電流値を、従来例1と同様のフィードバック制御によって調整することで出力制御を行っている。

【0009】

【発明が解決しようとする課題】ところで、従来例1のような昇圧コンバータ回路を用いたDC/DC変換回路2では、放電灯のように負荷電圧が広範囲に変動する負荷51に対して、負荷電圧が電源電圧よりも低くなる場合に対応することができない。一方、従来例2の昇降圧機能を有するフライバックコンバータからなるDC/DC変換回路2では、負荷電圧が電源電圧より低い場合においても必要な出力を得ることができる。

【0010】しかしながら、従来例2のDC/DC変換回路2では、出力する電力を一度トランス21に蓄積するためにトランス21のコアの磁束密度が高くなりやすく、飽和防止のためにコアの小型化が困難であった。また、トランス21にはスイッチング素子22のオン/オ

フにおいて1次側及び2次側の何れか一方にしか電流が流れないため、直流電源1からDC/DC変換回路2に流入する入力電流の電流リプルが大きくなるという問題がある。通常、このような電流リプル分を吸収するためにDC/DC変換回路2の入力側にはコンデンサが設けられるが、入力電流の電流リプルが大きくなるほど、上記コンデンサの大型化を招いてしまう。

【0011】本発明は上記事情に鑑みて為されたものであり、その目的とするところは、トランスにおけるピーク電流を軽減してトランスの小型化が図れるとともに入力電流の電流リプルが低減可能な電源装置及び放電点灯装置を提供することにある。

【0012】

【課題を解決するための手段】請求項1の発明は、上記目的を達成するために、直流電源の電源電圧を所望の直流電圧に変換するDC/DC変換回路と、DC/DC変換回路の直流出力を調整して負荷に供給する負荷回路とを備え、DC/DC変換回路は、高周波でスイッチングされるスイッチング素子と、スイッチング素子を介して直流電源の電源電圧が1次巻線に印加されるトランスと、トランスの2次巻線から負荷回路への電流経路中に挿入される整流素子とを具備し、直流電源、トランスの1次巻線並びにスイッチング素子からなる閉回路の回路要素にコンデンサを介してトランスの2次巻線及び整流素子の直列回路の両端を接続してなることを特徴とし、少なくとも負荷回路と直流電源とコンデンサで閉回路が形成され、負荷回路への電流経路がトランスの2次巻線だけでなく直流電源を介した経路も存在するため、トランスにおけるピーク電流を軽減してトランスの小型化が図れるとともに入力電流の電流リプルが低減可能である。

【0013】請求項2の発明は、請求項1の発明において、前記スイッチング素子をオン・オフ制御してDC/DC変換回路の直流出力を可変する制御回路を備え、前記コンデンサ及び該コンデンサを充放電する閉回路内のインダクタンスによる共振周波数を、制御回路によるスイッチング素子のスイッチング周波数に対して十分に低くしてなることを特徴とし、請求項1の発明と同様の作用を奏する。

【0014】請求項3の発明は、請求項1又は2の発明において、前記DC/DC変換回路2の出力端と負荷回路との間に出力電流のリプルを除去するフィルタ回路を設けたことを特徴とし、DC/DC変換回路2の出力電流に含まれるリプル成分を除去することができる。

【0015】請求項4の発明は、請求項3の発明において、前記フィルタ回路は、少なくとも前記閉回路に対して等価的に直列接続されたインダクタを具備することを特徴とし、請求項3の発明と同様の作用を奏する。

【0016】請求項5の発明は、請求項2又は3の発明において、前記DC/DC変換回路2は、前記スイッ

ング素子の両端にコンデンサを介してトランスの2次巻線及び整流素子の直列回路を接続してなることを特徴とし、直流電源から負荷回路への電流経路にコンデンサが挿入されるため、負荷が略短絡状態となっても出力制御が可能である。

【0017】請求項6の発明は、請求項2の発明において、前記DC/DC変換回路2は、前記直流電源の両端にコンデンサを介してトランスの2次巻線及び整流素子の直列回路を接続してなることを特徴とし、少なくともスイッチング素子のオフ時にトランスの2次巻線からコンデンサへの充電経路内に直流電源が直列に含まれるため、スイッチング素子のオン時及びオフ時の両方で直流電源から電力を取り出すことができる。その結果、トランスにおけるピーク電流をさらに軽減してトランスの小型化が図れるとともに入力電流の電流リプルがさらに低減可能である。

【0018】請求項7の発明は、請求項2又は3の発明において、前記DC/DC変換回路2は、前記トランスの1次巻線両端にコンデンサを介してトランスの2次巻線及び整流素子の直列回路を接続してなることを特徴とし、請求項2又は3の発明と同様の作用を奏する。

【0019】請求項8の発明は、請求項5の発明において、前記DC/DC変換回路2は、スイッチング素子のオフ時に少なくとも前記トランスの1次側電圧及び2次側電圧に直流電源の電源電圧を同位相で重畳した電圧により整流素子を介して前記コンデンサを充電してなることを特徴とし、請求項5の発明と同様の作用を奏する。

【0020】請求項9の発明は、請求項6の発明において、前記DC/DC変換回路2は、スイッチング素子のオフ時に少なくとも前記トランスの2次側電圧に直流電源の電源電圧を同位相で重畳した電圧により整流素子を介して前記コンデンサを充電してなることを特徴とし、請求項6の発明と同様の作用を奏する。

【0021】請求項10の発明は、請求項6の発明において、前記DC/DC変換回路2は、スイッチング素子のオフ時に少なくとも前記トランスの2次側電圧に直流電源の電源電圧を逆位相で重畳した電圧により整流素子を介して前記コンデンサを充電してなることを特徴とし、請求項6の発明と同様の作用を奏する。

【0022】請求項11の発明は、請求項7の発明において、前記DC/DC変換回路2は、スイッチング素子のオフ時に少なくとも前記トランスの1次側電圧及び2次側電圧を同位相で重畳した電圧により整流素子を介して前記コンデンサを充電してなることを特徴とし、請求項7の発明と同様の作用を奏する。

【0023】請求項12の発明は、上記目的を達成するために、請求項1～請求項11に記載された負荷を放電灯としたことを特徴とし、少なくとも負荷回路と直流電源とコンデンサで閉回路が形成され、負荷回路への電流経路がトランスの2次巻線だけでなく直流電源を介した

経路も存在するため、トランスにおけるピーク電流を軽減してトランスの小型化が図れるとともに入力電流の電流リプルが低減可能な放電灯点灯装置が提供できる。

【0024】請求項13の発明は、請求項12の発明において、前記負荷回路は、DC/DC変換回路の直流出力を低周波で交番して放電灯に供給するインバータ回路を具備することを特徴とし、請求項12の発明と同様の作用を奏する。

【0025】

【発明の実施の形態】以下、図面を参照して本発明の実施形態を詳細に説明する。但し、下記の各実施形態では負荷51を放電灯とした従来例2の負荷回路5と同一構成の負荷回路5を備えているが、負荷回路5並びに負荷51を実施形態のものに限定する趣旨ではなく、他の構成を有する負荷回路5や放電灯以外の負荷51を具備する負荷回路5を備える場合であっても本発明の技術的思想が適用可能である。

【0026】（実施形態1）図1に本実施形態の電源装置の概略回路構成図を示す。本実施形態は、バッテリーのような直流電源1の電源電圧を所望の直流電圧に変換するDC/DC変換回路2と、DC/DC変換回路2の直流出力を調整して負荷（図示せず）に供給する負荷回路5とを備える。但し、本実施形態の基本構成は従来例2と共通であるから、共通する構成については同一の符号を付して説明を省略する。

【0027】DC/DC変換回路2は、トランジスタなどからなるスイッチング素子22と、スイッチング素子22を介して直流電源1の電源電圧が1次巻線n1に印加されるトランス21と、トランス21の2次巻線n2の一端と直流電源1の負極との間に順方向に挿入されたダイオード23と、2次巻線n2の他端と1次巻線n1及びスイッチング素子22の接続点との間に挿入された平滑コンデンサ24とを具備し、直流電源1、トランス21の1次巻線n1並びにスイッチング素子22からなる閉回路の回路要素（スイッチング素子22）に平滑コンデンサ24を介してトランス21の2次巻線n2及びダイオード23の直列回路の両端が接続されている。なお、平滑コンデンサ24及び2次巻線n2の接続点と負荷回路5との間にはインダクタ261が挿入され、このインダクタ261の負荷回路5側の一端と直流電源1の負極に接続されたダイオード23のカソードとの間には負荷回路5と並列にコンデンサ262が接続されており、インダクタ261及びコンデンサ262によってリプル除去用のフィルタ回路26が構成されている。但し、フィルタ回路26の構成はこれに限定されるものではなく、他の構成のものであっても良い。

【0028】また、制御回路6は例えば従来例1又は従来例2の制御回路と共通の回路構成を有するものであって、DC/DC変換回路2の出力電流及び出力電圧を検出し、それらの検出値が所望の値となるようにスイッチ

ング素子22のオンデューティ比を可変するPWM制御（従来例1参照）や、あるいは定常時に電流境界モードで動作させる制御（従来例2参照）を行う。但し、制御回路6の構成はこれに限定されるものではなく、他の制御を行うものであっても良い。

【0029】次に本実施形態におけるDC/DC変換回路2の回路動作を説明する。

【0030】まず、スイッチング素子22のオン時には直流電源1からトランス21の1次巻線n1に直流電流I1が流れてトランス21にエネルギーが蓄積される。一方、スイッチング素子22のオフ時にはトランス21に蓄積されたエネルギーが2次巻線n2からダイオード23、直流電源1及びトランス21の1次巻線n1を介して放出され、2次巻線n2から供給される電流に直流電源1から供給される電流が重畳されて平滑コンデンサ24を充電する。さらに、スイッチング素子22のオン時には平滑コンデンサ24の充電電荷が放出され、平滑コンデンサ24からスイッチング素子22、フィルタ回路26を介して負荷回路5に電力が供給される。すなわち、制御回路6によってスイッチング素子22のオン・オフを繰り返すことにより、DC/DC変換回路2にて直流電源1の電源電圧を所望のレベルの直流電圧に変換することができる。なお、本実施形態におけるDC/DC変換回路2の出力電圧は平滑コンデンサ24の両端電圧から直流電源1の電源電圧を差し引いた差分に等しくなる。ここで、スイッチング素子22のオフ時にトランス21から平滑コンデンサ24への充電電流I2がゼロになったときに制御回路6がスイッチング素子24をオンする電流境界モード、並びにトランス21の1次巻線n1あるいは2次巻線n2に常時電流が流れている電流連続モードでの動作波形図を図2及び図3に各々示す。

【0031】而して、本実施形態におけるDC/DC変換回路2においては、上述のようにスイッチング素子22のオフ時にトランス21に蓄積されたエネルギーが2次巻線n2からダイオード23を介して放出されて直流電源1及びトランス21の1次巻線n1を介して平滑コンデンサ24を充電するとともに、直流電源1からトランス21の1次巻線n1を介して平滑コンデンサ24に充電電流が流れるため、フライバックコンバータからなる従来例2に比べて、直流電源1からDC/DC変換回路2に流れ込む入力電流の電流リプルを低減することができる。また、2次巻線n2へのエネルギー伝達がトランス21だけによらず直流電源1からも直接に行われるため、トランス21に蓄積するエネルギー、すなわちトランス21のピーク電流を低減してトランス21の小型化（コアの小型化）が図れる。しかも、トランス21から平滑コンデンサ24への充電経路内ではトランス21の1次巻線n1及び2次巻線n2が平滑コンデンサ24を介して直列に接続されているため、従来例2に比較してトランス21の2次巻線n2の巻数を1次巻線n1の巻

数分だけ減らすことができ、これによってさらにトランス 21 の小型化が図れるものである。また、本実施形態では直流電源 1 と負荷回路 5 を含む閉回路に平滑コンデンサ 24 が直列に接続されているので、例えば負荷が略短絡状態になっても、従来例 1 のように出力制御が困難になることがないという利点がある。

【0032】（実施形態 2）図 4 に本実施形態の電源装置の概略回路構成図を示す。本実施形態は、平滑コンデンサ 24 を介してトランス 21 の 2 次巻線 n2 及びダイオード 23 の直列回路を直流電源 1 の両端に 1 次巻線 n1 とスイッチング素子 22 の直列回路と並列に接続している点に特徴があり、その他の構成は実施形態 1 とほぼ共通である。

【0033】本実施形態における DC/DC 変換回路 2 では、トランス 21 の 2 次巻線 n2 の一端と負荷回路 5 との接続点と、直流電源 1 の正極側に接続された 1 次巻線 n1 の一端とが平滑コンデンサ 24 を介して接続してある。

【0034】次に本実施形態における DC/DC 変換回路 2 の回路動作を説明する。

【0035】まず、スイッチング素子 22 のオン時には直流電源 1 からトランス 21 の 1 次巻線 n1 に直流電流 I1 が流れてトランス 21 にエネルギーが蓄積される。一方、スイッチング素子 22 のオフ時にはトランス 21 に蓄積されたエネルギーが 2 次巻線 n2 からダイオード 23 及び直流電源 1 を介して放出され、2 次巻線 n2 から供給される電流に直流電源 1 から供給される電流が重畳されて平滑コンデンサ 24 を充電する。なお、平滑コンデンサ 24 の充電電荷は直流電源 1 を介して負荷回路 5 に放出されて電力が供給される。すなわち、制御回路 6 によってスイッチング素子 22 のオン・オフを繰り返すことにより、DC/DC 変換回路 2 にて直流電源 1 の電源電圧を所望のレベルの直流電圧に変換することができる。なお、本実施形態における DC/DC 変換回路 2 の出力電圧は平滑コンデンサ 24 の両端電圧から直流電源 1 の電源電圧を差し引いた差分に等しくなる。ここで、スイッチング素子 22 のオフ時にトランス 21 から平滑コンデンサ 24 への充電電流 I2 がゼロになったときに制御回路 6 がスイッチング素子 24 をオンする電流境界モード、並びにトランス 21 の 1 次巻線 n1 あるいは 2 次巻線 n2 に常時電流が流れている電流連続モードでの動作波形図を図 5 及び図 6 に各々示す。

【0036】而して、本実施形態における DC/DC 変換回路 2 においても、上述のようにスイッチング素子 22 のオフ時にトランス 21 に蓄積されたエネルギーが 2 次巻線 n2 からダイオード 23 を介して放出されて直流電源 1 を介して平滑コンデンサ 24 を充電するとともに、直流電源 1 から平滑コンデンサ 24 に充電電流が流れるため、フライバックコンバータからなる従来例 2 に比べて、直流電源 1 から DC/DC 変換回路 2 に流れ込む入

力電流の電流リップルを低減することができる。また、2 次巻線 n2 へのエネルギー伝達がトランス 21 だけによらず直流電源 1 から直接に行われるため、トランス 21 に蓄積するエネルギー、すなわちトランス 21 のピーク電流を低減してトランス 21 の小型化が図れる。しかも、本実施形態でも直流電源 1 と負荷回路 5 を含む閉回路に平滑コンデンサ 24 が直列に接続されているので、例えば負荷が略短絡状態になっても、従来例 1 のように出力制御が困難になることがないという利点がある。

【0037】ところで、図 7 に示すように本実施形態のトランス 21 の 2 次巻線 n2 の極性と 2 次巻線 n2 に対するダイオード 23 の接続極性を逆向きとした回路構成であっても本実施形態と同様の作用効果を奏する。而して、回路動作は上記実施形態と共通であるが、2 次巻線 n2 から供給される電流で平滑コンデンサ 24 を充電する際に直流電源 1 の電源電圧が重畳されず、平滑コンデンサ 24 の充電電荷が放出されるときに直流電源 1 の電源電圧が重畳されて負荷回路 5 に供給される。よって、DC/DC 変換回路 2 の出力電圧は平滑コンデンサ 24 の両端電圧に直流電源 1 の電源電圧を上乗せした両者の和に等しくなる。

【0038】（実施形態 3）図 8 に本実施形態の電源装置の概略回路構成図を示す。本実施形態は、平滑コンデンサ 24 を介してトランス 21 の 2 次巻線 n2 及びダイオード 23 の直列回路をトランス 21 の 1 次巻線 n1 の両端に接続している点に特徴があり、その他の構成は実施形態 1 とほぼ共通である。

【0039】本実施形態における DC/DC 変換回路 2 では、直流電源 1 の正極側にスイッチング素子 22 を接続するとともにトランス 21 の 1 次巻線 n1 の一端を直流電源 1 の負極に接続し、さらにトランス 21 の 2 次巻線 n2 の一端とフィルタ回路 26 との接続点と、1 次巻線 n1 及びスイッチング素子 22 の接続点とが平滑コンデンサ 24 を介して接続してある。

【0040】次に本実施形態における DC/DC 変換回路 2 の回路動作を説明する。

【0041】まず、スイッチング素子 22 のオン時には直流電源 1 からトランス 21 の 1 次巻線 n1 に直流電流 I1 が流れてトランス 21 にエネルギーが蓄積される。一方、スイッチング素子 22 のオフ時にはトランス 21 に蓄積されたエネルギーが 2 次巻線 n2 から平滑コンデンサ 24、トランス 21 の 1 次巻線 n1 並びにダイオード 23 を介して放出され、2 次巻線 n2 から供給される電流で平滑コンデンサ 24 を充電する。さらに、スイッチング素子 22 のオン時には、平滑コンデンサ 24 からフィルタ回路 26 を介して負荷回路 5、直流電源 1 並びにスイッチング素子 22 を介して平滑コンデンサ 24 の充電電荷が放出されるときに、平滑コンデンサ 24 の充電電荷が放出されるときに直流電源 1 の電源電圧が重畳されて負荷回路 5 に電力が供給される。すなわち、制御回

路6によってスイッチング素子22のオン・オフを繰り返すことにより、DC/DC変換回路2にて直流電源1の電源電圧を所望のレベルの直流電圧に変換することができる。ここで、スイッチング素子22のオフ時にトランス21から平滑コンデンサ24への充電電流I2がゼロになったときに制御回路6がスイッチング素子24をオンする電流境界モード、並びにトランス21の1次巻線n1あるいは2次巻線n2に常時電流が流れている電流連続モードでの動作波形図を図9及び図10に各々示す。

【0042】而して、本実施形態におけるDC/DC変換回路2においては、上述のようにスイッチング素子22のオン時に平滑コンデンサ24の放電による出力電圧に直流電源1の電源電圧が重畳されて負荷回路5に電力が供給されるため、トランス21におけるエネルギーの伝達量が軽減されてトランス21のコアの小型化が可能となる。しかも、トランス21から平滑コンデンサ24への充電経路内ではトランス21の1次巻線n1及び2次巻線n2が平滑コンデンサ24を介して直列に接続されているため、従来例2に比較してトランス21の2次巻線n2の巻数を1次巻線n1の巻数分だけ減らすことができ、これによってさらにトランス21の小型化が図れるものである。また、本実施形態では直流電源1と負荷回路5を含む閉回路に平滑コンデンサ24が直列に接続されているので、実施形態1と同様に、例えば負荷が略短絡状態になっても、従来例1のように出力制御が困難になることがないという利点がある。

【0043】（実施形態4）本実施形態は、実施形態1を高輝度放電灯の点灯装置（電子バラスト）に適用したものである。したがって、基本的な構成は実施形態1と共通するから、共通する構成については同一の符号を付して説明を省略する。

【0044】本実施形態における負荷回路5は、図11に示すように負荷である高圧放電灯（以下、「放電灯」と略す）51と、DC/DC変換回路2の直流出力を低周波で交番して放電灯51に供給するインバータ回路3と、放電灯51に始動用の高電圧を印可する始動回路4とを具備する。インバータ回路3はDC/DC変換回路2の出力端間にフィルタ回路26を介して2つのスイッチング素子Q1とQ2、Q3とQ4の直列回路が互いに並列に接続されるとともに、スイッチング素子Q1、Q2の接続点とスイッチング素子Q3、Q4の接続点との間に始動回路4を介して放電灯51が接続された、いわゆるフルブリッジ型のインバータ回路である。そして、制御回路6から与えられる低周波信号によってドライブ回路31が各スイッチング素子Q1～Q4を駆動し、対角辺の位置にある2つのスイッチング素子Q1とQ4、Q2とQ3を同時にオン/オフし且つ2つのスイッチング素子Q1とQ4、Q2とQ3の各組を交互にオン/オフすることでDC/DC変換回路2の直流出力を低周波

で交番した電力を放電灯51に供給する。

【0045】一方、始動回路4はパルストランス41、コンデンサ42並びにスイッチ要素43で構成され、一端が放電灯51に接続されたパルストランス41の2次側の他端がスイッチング素子Q1とQ2の接続点に接続されるとともに、パルストランス41の1次側にコンデンサ42を介してスイッチ要素43が接続されている。而して、スイッチ要素43のオフ状態でコンデンサ42に充電された電荷をスイッチ要素43のオン時にパルストランス41の1次側に放出することにより、パルストランス41の2次側に発生した高電圧パルスを放電灯51に印加して放電灯51を始動するのである。

【0046】ここで、本実施形態においては始動回路4のコンデンサ42を急速に充電するために、スイッチング素子22のオン/オフによってダイオード23の両端に生じる交番電圧を利用する昇圧回路7を設けている。この昇圧回路7はコンデンサ71、72と73、74の直列回路と、各直列回路間に接続されるダイオード75～78とで構成される多段整流回路（コッククロフト回路）であって、トランス21の2次巻線n2の一端と直流電源1の負極との間に接続されたダイオード23の両端に並列に接続されるとともに、コンデンサ74とダイオード78のカソードとの接続点が抵抗79を介して始動回路4におけるスイッチ要素43とパルストランス41の1次側との接続点に接続されている。ここで、このような昇圧回路7は入力電圧のピーク・ピーク値が大きいほど昇圧し易いものである。昇圧回路7の出力電圧はDC/DC変換回路2の負極側の出力端を基準としたときに正極性となり、DC/DC変換回路2の正極側の出力端が負極性となるため、より高い電圧でコンデンサ42を充電するためにインバータ回路3を構成するスイッチング素子Q1～Q4のうちで少なくともスイッチング素子Q3をオンする。而して、スイッチング素子22のオン/オフによってダイオード23の両端に生じる交番電圧を利用し、昇圧回路7により始動回路4のコンデンサ42を急速に充電することができる。なお、スイッチ要素43にはサイリスタのような3端子のスイッチ素子の他、SSS（Silicon Symmetrical Switch）や放電ギャップのような2端子のスイッチ素子を用いればよい。

【0047】なお、図12に示すように平滑コンデンサ24及びダイオード23の直列回路の両端に昇圧回路7を接続するようにしても良い。

【0048】（実施形態5）ところで、実施形態4における昇圧回路7においては細かな電圧制御ができず、昇圧回路7の出力電圧の最大値が多段整流回路の段数で一義的に決まってしまうため、始動回路4のコンデンサ42の両端電圧を細かく調整することができない。そこで、本実施形態では始動回路4のコンデンサ42の両端電圧を細かに制御可能とするために図13に示すような回路構成を採用している。

【0049】図13に示すように始動回路4のコンデンサ42に抵抗44が並列に接続されており、コンデンサ42の充電電圧が昇圧回路7の出力電圧（グラウンドからみた抵抗79の一端の電圧） V_{HV} と、スイッチング素子Q3、Q4の接続点に接続された始動回路4の入力端T1のグラウンドからみた電位 V_a との和で決定される。すなわち、少なくともインバータ回路3のスイッチング素子Q4がオフでスイッチング素子Q3がオンのときには充電電圧が高くなり、少なくともスイッチング素子Q4がオンでスイッチング素子Q3がオフのときには充電電圧が低くなる。したがって、インバータ回路3を構成するスイッチング素子Q1～Q4のオン/オフ状態を、始動回路4を構成するコンデンサ42の充電状態に応じて切り換えることによりコンデンサ42の両端電圧 V_c を細かく調整することができる。

【0050】そこで本実施形態では、昇圧回路7の出力電圧 V_{HV} と基準電圧 V_{rHV} を比較するコンパレータCPと、低周波発振回路61から出力されるスイッチング素子Q1～Q4のスイッチング制御用の低周波信号とコンパレータCPの出力信号の排他的論理和を演算する論理回路ICとを具備する出力制御回路62を備えており、論理回路ICから出力する低周波信号をインバータ回路3のドライブ回路31に与えている。なお、図示は省略しているがコンパレータCPにはヒステリシス回路が設けてあり、出力がLレベルからHレベルに切り換わると、基準電圧が V_{rHV} から V_{rHV} よりも低い V_{rHV}' に変化し、反対に出力がHレベルからLレベルに切り換わると、基準電圧が V_{rHV}' から V_{rHV} に戻るようになっている。

【0051】次に、図14の波形図を参照して出力制御回路62の動作を説明する。

【0052】まず、直流電源1から電源の供給が開始されると昇圧回路7の出力電圧 V_{HV} が急激に上昇する（図14（c）参照）。このとき、昇圧回路7の出力電圧 V_{HV} が基準電圧 V_{rHV} に達するまではコンパレータCPの出力がLレベルとなり、ドライブ回路31に対してはスイッチング素子Q2、Q3をオン、スイッチング素子Q1、Q4をオフする低周波信号が出力される（図14（a）、（b）参照）。よって、始動回路4内のコンデンサ42には昇圧回路7の出力電圧 V_{HV} と始動回路4の入力端T1の電圧 V_a とが印加され（図14（c）参照）、コンデンサ42の両端電圧 V_c が徐々に上昇する（図14（d）参照）。

【0053】そして、昇圧回路7の出力電圧 V_{HV} が基準電圧 V_{rHV} に達するとコンパレータCPの出力がHレベルとなり、ドライブ回路31に対してはスイッチング素子Q1、Q4をオン、スイッチング素子Q2、Q3をオフする低周波信号が出力される（図14（a）、（b）参照）。このため、始動回路4内のコンデンサ42には昇圧回路7の出力電圧 V_{HV} のみが印加されることとなり

（図14（c）参照）、コンデンサ42の両端電圧 V_c の上昇が停止する（図14（d）参照）。さらに、放電によってコンデンサ42の両端電圧 V_c が低下して基準電圧 V_{rHV}' を下回るとコンパレータCPの出力がLレベルとなり、ドライブ回路31に対してはスイッチング素子Q2、Q3をオン、スイッチング素子Q1、Q4をオフする低周波信号が出力される（図14（a）、

（b）参照）。よって、始動回路4内のコンデンサ42には昇圧回路7の出力電圧 V_{HV} と始動回路4の入力端T1の電圧 V_a とが印加され（図14（c）参照）、コンデンサ42の両端電圧 V_c が再度上昇する（図14

（d）参照）。このような制御を繰り返すことでコンデンサ42の両端電圧 V_c を基準電圧 V_{rHV} に略等しいレベルに調整することが可能となる。

【0054】

【発明の効果】請求項1の発明は、直流電源の電源電圧を所望の直流電圧に変換するDC/DC変換回路と、DC/DC変換回路の直流出力を調整して負荷に供給する負荷回路とを備え、DC/DC変換回路は、高周波でスイッチングされるスイッチング素子と、スイッチング素子を介して直流電源の電源電圧が1次巻線に印加されるトランスと、トランスの2次巻線から負荷回路への電流経路中に挿入される整流素子とを具備し、直流電源、トランスの1次巻線並びにスイッチング素子からなる閉回路の回路要素にコンデンサを介してトランスの2次巻線及び整流素子の直列回路の両端を接続してなることを特徴とし、少なくとも負荷回路と直流電源とコンデンサで閉回路が形成され、負荷回路への電流経路がトランスの2次巻線だけでなく直流電源を介した経路も存在するため、トランスにおけるピーク電流を軽減してトランスの小型化が図れるとともに入力電流の電流リプルが低減可能になるという効果がある。

【0055】請求項2の発明は、請求項1の発明において、前記スイッチング素子をオン・オフ制御してDC/DC変換回路の直流出力を可変する制御回路を備え、前記コンデンサ及び該コンデンサを充放電する閉回路内のインダクタンスによる共振周波数を、制御回路によるスイッチング素子のスイッチング周波数に対して十分に低くしてなることを特徴とし、請求項1の発明と同様の効果を奏する。

【0056】請求項3の発明は、請求項1又は2の発明において、前記DC/DC変換回路2の出力端と負荷回路との間に出力電流のリプルを除去するフィルタ回路を設けたことを特徴とし、DC/DC変換回路2の出力電流に含まれるリプル成分を除去することができるという効果がある。

【0057】請求項4の発明は、請求項3の発明において、前記フィルタ回路は、少なくとも前記閉回路に対して等価的に直列接続されたインダクタを具備することを特徴とし、請求項3の発明と同様の効果を奏する。

【0058】請求項5の発明は、請求項2又は3の発明において、前記DC/DC変換回路2は、前記スイッチング素子の両端にコンデンサを介してトランスの2次巻線及び整流素子の直列回路を接続してなることを特徴とし、直流電源から負荷回路への電流経路にコンデンサが挿入されるため、負荷が略短絡状態となっても出力制御が可能になるという効果がある。

【0059】請求項6の発明は、請求項2の発明において、前記DC/DC変換回路2は、前記直流電源の両端にコンデンサを介してトランスの2次巻線及び整流素子の直列回路を接続してなることを特徴とし、少なくともスイッチング素子のオフ時にトランスの2次巻線からコンデンサへの充電経路内に直流電源が直列に含まれるため、スイッチング素子のオン時及びオフ時の両方で直流電源から電力を取り出すことができ、その結果、トランスにおけるピーク電流をさらに軽減してトランスの小型化が図れるとともに入力電流の電流リプルがさらに低減可能になるという効果がある。

【0060】請求項7の発明は、請求項2又は3の発明において、前記DC/DC変換回路2は、前記トランスの1次巻線両端にコンデンサを介してトランスの2次巻線及び整流素子の直列回路を接続してなることを特徴とし、請求項2又は3の発明と同様の効果を奏する。

【0061】請求項8の発明は、請求項5の発明において、前記DC/DC変換回路2は、スイッチング素子のオフ時に少なくとも前記トランスの1次側電圧及び2次側電圧に直流電源の電源電圧を同位相で重畳した電圧により整流素子を介して前記コンデンサを充電してなることを特徴とし、請求項5の発明と同様の効果を奏する。

【0062】請求項9の発明は、請求項6の発明において、前記DC/DC変換回路2は、スイッチング素子のオフ時に少なくとも前記トランスの2次側電圧に直流電源の電源電圧を同位相で重畳した電圧により整流素子を介して前記コンデンサを充電してなることを特徴とし、請求項6の発明と同様の効果を奏する。

【0063】請求項10の発明は、請求項6の発明において、前記DC/DC変換回路2は、スイッチング素子のオフ時に少なくとも前記トランスの2次側電圧に直流電源の電源電圧を逆位相で重畳した電圧により整流素子を介して前記コンデンサを充電してなることを特徴とし、請求項6の発明と同様の効果を奏する。

【0064】請求項11の発明は、請求項7の発明において、前記DC/DC変換回路2は、スイッチング素子のオフ時に少なくとも前記トランスの1次側電圧及び2次側電圧を同位相で重畳した電圧により整流素子を介して前記コンデンサを充電してなることを特徴とし、請求項7の発明と同様の効果を奏する。

【0065】請求項12の発明は、上記目的を達成するために、請求項1～請求項11に記載された負荷を放電灯としたことを特徴とし、少なくとも負荷回路と直流電

源とコンデンサで閉回路が形成され、負荷回路への電流経路がトランスの2次巻線だけでなく直流電源を介した経路も存在するため、トランスにおけるピーク電流を軽減してトランスの小型化が図れるとともに入力電流の電流リプルが低減可能な放電灯点灯装置が提供できるという効果がある。

【0066】請求項13の発明は、請求項12の発明において、前記負荷回路は、DC/DC変換回路の直流出力を低周波で交番して放電灯に供給するインバータ回路を具備することを特徴とし、請求項12の発明と同様の効果を奏する。

【図面の簡単な説明】

【図1】実施形態1を示す概略回路構成図である。

【図2】同上の電流境界モードの場合における動作波形図である。

【図3】同上の電流連続モードの場合における動作波形図である。

【図4】実施形態2を示す概略回路構成図である。

【図5】同上の電流境界モードの場合における動作波形図である。

【図6】同上の電流連続モードの場合における動作波形図である。

【図7】同上の他の構成を示す概略回路構成図である。

【図8】実施形態3を示す概略回路構成図である。

【図9】同上の電流境界モードの場合における動作波形図である。

【図10】同上の電流連続モードの場合における動作波形図である。

【図11】実施形態4を示す概略回路構成図である。

【図12】同上の他の構成を示す概略回路構成図である。

【図13】実施形態5を示す概略回路構成図である。

【図14】同上の動作波形図である。

【図15】従来例1を示す概略回路構成図である。

【図16】従来例2を示す概略回路構成図である。

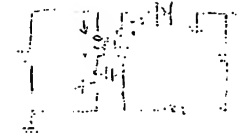
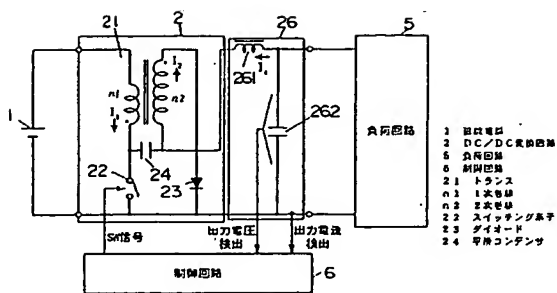
【図17】同上の電流境界モードの場合における動作波形図である。

【図18】同上の電流連続モードの場合における動作波形図である。

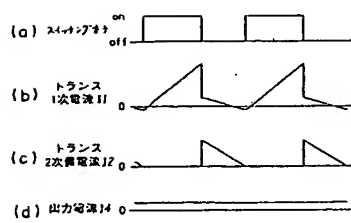
【符号の説明】

- 1 直流電源
- 2 DC/DC変換回路
- 5 負荷回路
- 6 制御回路
- 21 トランス
- n1 1次巻線
- n2 2次巻線
- 22 スwitchング素子
- 23 ダイオード
- 24 平滑コンデンサ

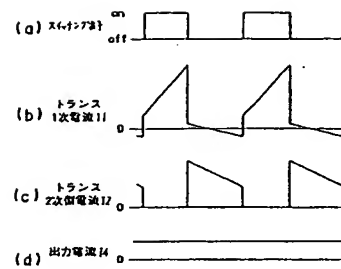
【図1】



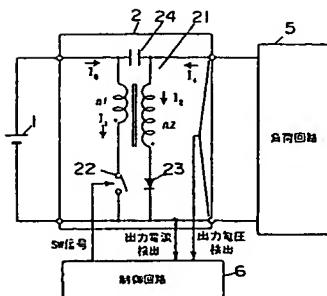
【図2】



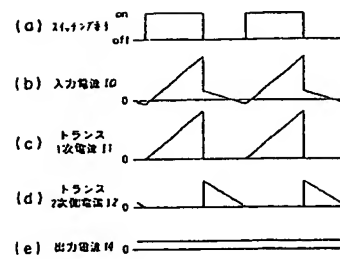
【図3】



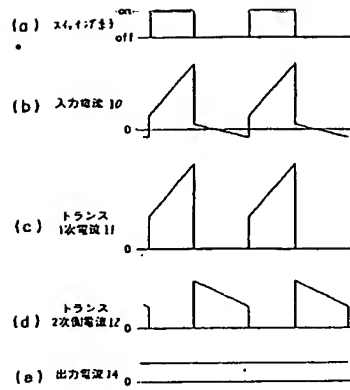
【図4】



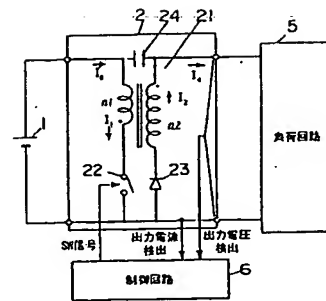
【図5】



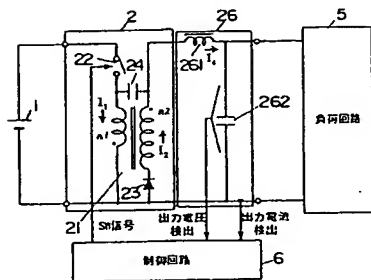
【図6】



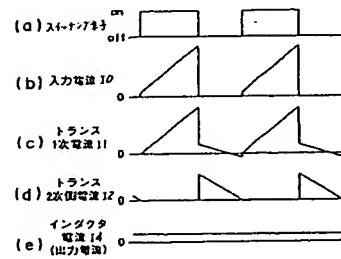
【図7】



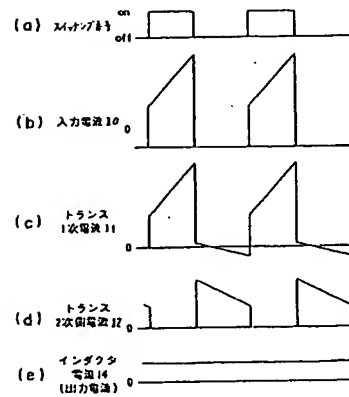
【図8】



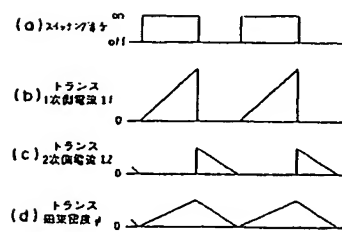
【図9】



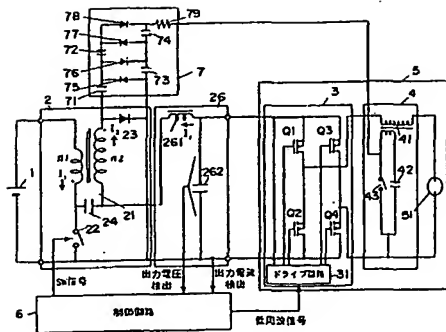
【図10】



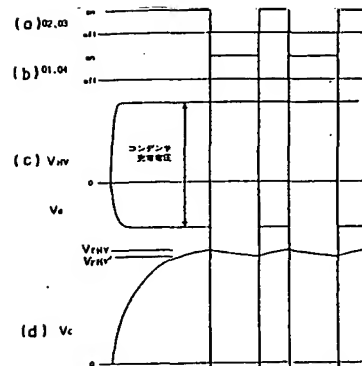
【図17】



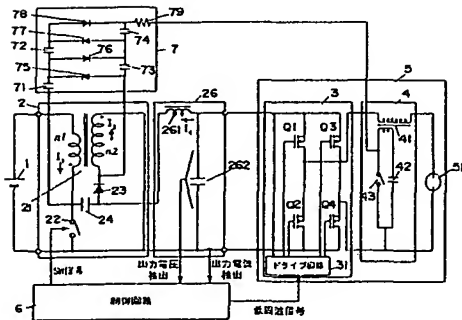
【図11】



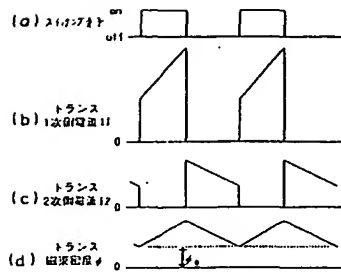
【図14】



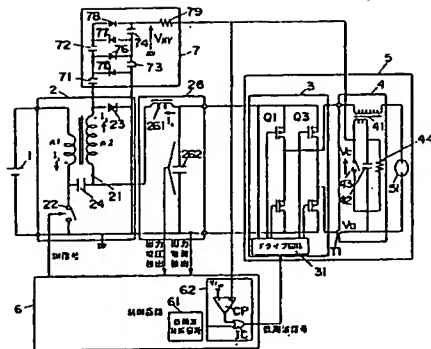
【図12】



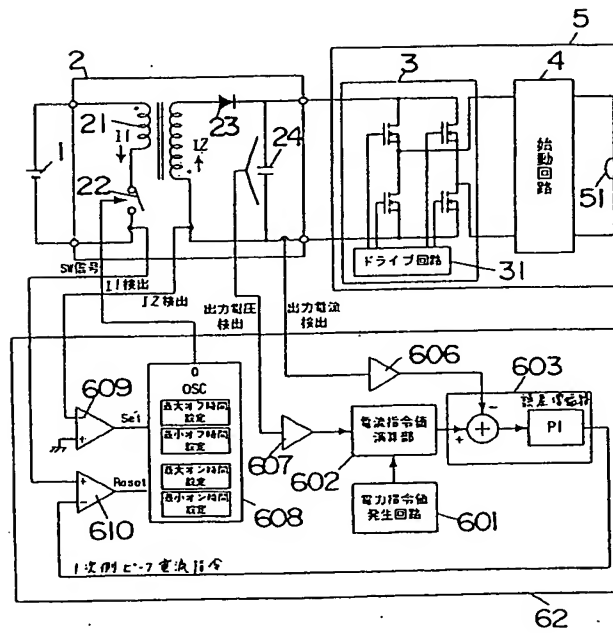
【図18】



【図 13】



【图 16】



【図15】

